

# 四川理工学院硕士研究生招生考试大纲

## 《数字电子技术》

### 一、考试要求说明

科目名称：810 数字电子技术

适用专业：0811 控制科学与工程、085210 控制工程

题型结构：填空（30 分）、简答（60 分）、分析（30 分）、设计（30 分）。

考试方式：闭卷笔试

考试时间：3 小时

参考书目：《数字电子技术基础》（第五版），高等教育出版社，阎石主编。

### 二、考试范围和内容

#### 第一章 逻辑代数基础

1. 掌握二进制数、八进制数、十六进制数、十进制数之间的相互转换，以及 BCD 码（8421BCD,余三 BCD)和格雷码的特点；掌握与、或、非基础运算的含、运算符含义及逻辑符号；掌握逻辑函数的描述方法（包括逻辑函数的两种标准式）及其互换；掌握基本定律、公式、规则及逻辑函数的化简；掌握逻辑函数中的约束项的概念以及含约束项的逻辑函数的化简。

2. 理解原码、反码、补码的特点，以及带符号数的补码的加减运算。

3. 了解系统法化简逻辑函数。

#### 第二章 门电路

1. 掌握 CMOS、TTL 基本逻辑门(非门,与非门,或非门,三态门,OC 门,传输门)的逻辑功能。

2. 理解 CMOS、TTL 基本逻辑门的主要外特性和主要参数。

3. 了解其它逻辑门的主要特点和工作原理。

### 第三章 组合逻辑电路

1. 掌握用基本的逻辑门构成组合逻辑电路的分析方法和设计的基本方法；掌握常用中规模集成器件（74HC148、74HC138、74HC153、74LS283 等）的逻辑功能及使用方法，利用基本的逻辑门和已有的中规模集成器件作为设计的基本元素完成较为复杂的组合逻辑电路的设计方法。

2. 理解常用中规模集成器件的工作原理。

3. 了解组合逻辑电路的竞争----冒险。

### 第四章 触发器

1. 掌握常用触发器（基本 RS 触发器，时钟边沿 JK 触发器、时钟边沿 D 触发器、时钟边沿 T 触发器等）的触发方式、逻辑功能、特性表、特性方程、激励表等。

2. 理解各种触发器触发方式的特点。

3. 了解常用触发器的电路结构特点及各种触发器逻辑功能互换。

### 第五章 时序逻辑电路

1. 掌握时序逻辑电路的分析方法，重点是同步时序逻辑电路的分析方法；掌握常用中规模集成时序器件(重点:74LS194,74LS161,74LS160,74LS290)的逻辑功能及使用方法；掌握用门电路和触发器设计同步时序逻辑电路（计数器、序列检测电路和序列发生器）的基本方法；掌握利用基本的逻辑门和已有的中规模集成电路时序功能器件作为设计的基本元素完成较为复杂的时序逻辑电路设计的方法。

2. 理解同步时序逻辑电路设计时的状态化简原则。

3. 了解同步时序逻辑电路设计过程中状态编码；异步时序逻辑电路的基本分析方法、设计方法。

## 第六章 半导体存储器

1. 掌握 ROM 实现逻辑函数的基本方法和 RAM 的字扩展、位扩展以及字位扩展。
2. 理解 ROM、RAM 的结构组成。
3. 了解存储单元和存储器的逻辑功能及基本工作原理。

## 第七章 脉冲波形的产生及整形

1. 掌握单稳态电路、多谐振荡器、施密特触发器等三种电路的特点和应用；  
掌握 555 电路组成单稳态电路、多谐振荡器、施密特触发器的方法。
2. 了解门电路构成单稳态电路、多谐振荡器、施密特触发器的基本原理；
3. 了解 555 电路的结构和工作原理。

## 第八章 数-模和模-数转换

1. 掌握典型 A/D 与 D/A 转换的基本原理及主要的技术性能指标。
2. 理解采样/保持电路的基本原理。
3. 了解常用的 A/D 与 D/A 的使用方法。